

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-49770

(P2004-49770A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int.Cl.⁷

A61B 1/04
G02B 23/24
H04N 7/18

F I

A61B 1/04 370
G02B 23/24 B
H04N 7/18 M

テーマコード(参考)

2H040
4C061
5C054

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号	特願2002-214702 (P2002-214702)	(71) 出願人	000005430 富士写真光機株式会社 埼玉県さいたま市北区植竹町1丁目324番地
(22) 出願日	平成14年7月24日(2002.7.24)	(74) 代理人	100098372 弁理士 緒方 保人
		(72) 発明者	阿部 一則 埼玉県さいたま市植竹町1丁目324番地 富士写真光機株式会社内
		Fターム(参考)	2H040 GA03 GA11 4C061 CC06 LL02 NN01 SS03 5C054 AA01 BA02 CC07 FE12 HA12

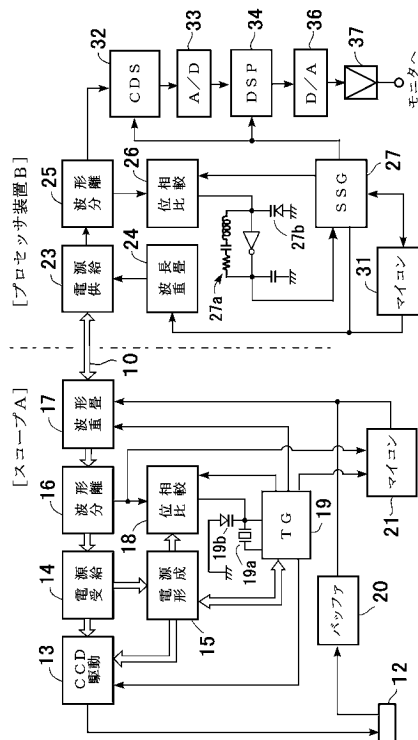
(54) 【発明の名称】 電子内視鏡装置

(57) 【要約】

【課題】電源線と信号線を共用化し、また画素数の異なるスコープを用いる場合でも正確なサンプリングにより良好な映像が形成できるようにする。

【解決手段】スコープAとプロセッサ装置Bとの間に、1本の同軸ケーブル10を配設し、スコープAでは波形重畳回路17にて上記同軸ケーブル10の供給電源上に映像信号を重畳し、かつこの映像信号の1フィールドの中の水平走査ブランキング期間に、交互に繰り返してスコープ側基準パルスとプロセッサ側基準パルスを重畳する。同時に、スコープAとプロセッサ装置Bでは、相手方の基準パルスに同期させた基準信号と各種タイミング信号を形成し、これによって映像処理を行う。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

撮像素子を搭載する電子内視鏡がプロセッサ装置を含む本体側装置に接続され、この本体側装置から電子内視鏡へ電源を供給し、かつ上記撮像素子で得られた映像信号をサンプルホールドする電子内視鏡装置において、

上記電子内視鏡と上記本体側装置との間を接続する電源 / 信号共用線と、

上記本体側装置に設けられ、上記電源 / 信号共用線に電源を供給するための電源供給回路と、

上記電源 / 信号共用線の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつこの映像信号のフィールド又はフレーム内の複数の水平走査ブランキング期間に電子内視鏡側基準パルスを重畳する電子内視鏡側波形重畳回路と、

上記電源 / 信号共用線で供給される映像信号のフィールド又はフレーム内で上記電子内視鏡側基準パルスが重畳されない複数の水平走査ブランキング期間にプロセッサ側基準パルスを重畳するプロセッサ側波形重畳回路と、

上記電源 / 信号共用線に重畳された映像信号及び電子内視鏡側基準パルスを分離するプロセッサ側分離回路と、

このプロセッサ側分離回路から出力された電子内視鏡側基準パルスに同期した信号を形成するプロセッサ側同期信号発生器と、

上記電源 / 信号共用線に重畳されたプロセッサ側基準パルスを分離する電子内視鏡側分離回路と、

この電子内視鏡側分離回路から出力されたプロセッサ側基準パルスに同期した信号を形成する電子内視鏡側タイミングジェネレータとを設けたことを特徴とする電子内視鏡装置。

【請求項 2】

上記プロセッサ側同期信号発生器に設けられる発振器の発振周波数は、上記電子内視鏡側タイミングジェネレータに設けられる発振器の発振周波数とは異なることを特徴とする上記請求項 1 記載の電子内視鏡装置。

【請求項 3】

上記プロセッサ側同期信号発生器と電子内視鏡側タイミングジェネレータには、一方に水晶発振器を他方に L C R 発振器を設けたことを特徴とする上記請求項 2 記載の電子内視鏡装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は電子内視鏡装置、特にスコープである電子内視鏡をプロセッサ装置に接続するものにおいて、これらの中で電源を供給すると共に映像信号を伝送し、かつこの映像信号を良好にサンプリング処理するための構成に関する。

【0002】**【従来の技術】**

電子内視鏡装置では、例えば固体撮像素子である C C D (C h a r g e C o u p l e d D e v i c e) が搭載された電子内視鏡 (スコープ) がプロセッサ装置にケーブル及びコネクタにて接続される。そして、このケーブル及びコネクタを介して、プロセッサ装置からスコープへ電源の供給、各種の制御信号の伝送が行われ、またスコープからプロセッサ装置へ映像信号及び各種の制御信号の伝送が行われる。

【0003】

即ち、プロセッサ装置から電源 (電力) 線によって供給された直流電源によってスコープは駆動され、一方スコープの C C D で撮像された映像信号が信号線 (伝送線) を介してプロセッサ装置へ送られており、このプロセッサ装置にて映像信号に対し各種のカラー映像処理を施すことによって被観察体像がモニタに表示される。

【0004】**【発明が解決しようとする課題】**

10

20

30

40

50

しかしながら、上記電子内視鏡装置では、スコープとプロセッサ装置を接続するケーブルに電源線と複数の信号線を含んでおり、このケーブルコネクタにおいては多ピン構造となるため、いずれかの接続ピンで接触不良が生じたり、接続ピンが破損したりする恐れがあり、コスト的にも高くなるという問題があった。

【0005】

また、近年では、スコープに搭載するCCDの多画素化が進んでおり、多画素化された画素数の異なるCCDを搭載する各種のスコープを、共通のプロセッサ装置に接続可能にすることが要請されている。この場合、スコープとプロセッサ装置で画素数に応じて異なる周波数の発振器を搭載しているが、発振周波数を分周させる等によりクロック信号を近似させ、映像処理においてはスコープ側の処理タイミングとプロセッサ装置側の処理タイミングを合わせることが行われる。しかし、特にCCDから出力された画素信号をサンプリング処理する場合には、両者の処理タイミングの僅かなずれによって良好な映像信号が得られないという問題がある。

10

【0006】

図5及び図6には、サンプリング回路に関する構成及び作用が示されており、スコープ側に配置されたCCD1には例えば相関二重サンプリング回路2が接続される。このサンプリング回路2は、サンプリング部3とホールド部4を有し、同期信号発生器(SSG)5から出力され、CCD1側の動作タイミングに同期させたタイミングパルス(サンプリングパルス)に基づいて動作制御される。例えば、図6(A)の水平ライン信号に示されるように、上記CCD1の出力は画素単位に降下する信号となるが、これが上記サンプリング回路2を通ると、図6(B)のように、画素単位の振幅がホールドされ、図6(A)に示されるCCD出力振幅の包絡線からなる信号が映像信号として抽出される。

20

【0007】

しかし、上記同期信号発生器5から出力されるタイミングパルスに、CCD1側の出力(読出し)タイミングパルスとの位相ずれがあれば、サンプリングされる画素信号の振幅を正確に捉えることができなくなり、良好な映像信号が得られない結果となる。このような位相ずれは、同一周波数の発振器を用いる場合でも、温度条件、電子内視鏡の長さ(伝送路長)等によって生じることになる。

【0008】

本発明は上記問題点に鑑みてなされたものであり、その目的は、電源線と信号線を共用化し、最小の本数にてスコープとプロセッサ装置を接続することが可能となり、また画素数の異なるCCDを搭載するスコープを共通のプロセッサ装置に接続する場合等でも、正確なサンプリング処理によって良好な映像を形成することができる電子内視鏡装置を提供することにある。

30

【0009】

【課題を解決するための手段】

上記目的を達成するために、請求項1記載の発明は、撮像素子を搭載する電子内視鏡がプロセッサ装置を含む本体側装置に接続され、この本体側装置から電子内視鏡へ電源を供給し、かつ上記撮像素子で得られた映像信号をサンプルホールドする電子内視鏡装置において、上記電子内視鏡と上記本体側装置との間を接続する電源(電力)/信号共用線と、上記本体側装置に設けられ、上記電源/信号共用線に電源を供給するための電源供給回路と、上記電源/信号共用線の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつこの映像信号のフィールド(インターレース走査の場合)又はフレーム(ノンインターレース走査の場合)内の複数の水平走査ブランキング期間に電子内視鏡側基準パルスを重畳する電子内視鏡側波形重畳回路と、上記電源/信号共用線で供給される映像信号のフィールド又はフレーム内で上記電子内視鏡側基準パルスが重畳されない複数の水平走査ブランキング期間にプロセッサ側基準パルスを重畳するプロセッサ側波形重畳回路と、上記電源/信号共用線に重畳された映像信号及び電子内視鏡側基準パルスを分離するプロセッサ側分離回路と、このプロセッサ側分離回路から出力された電子内視鏡側基準パルスに同期した信号を形成するプロセッサ側同期信号発生器と、上記電源/信号共用線に重畳されたブ

40

50

ロセッサ側基準パルスを分離する電子内視鏡側分離回路と、この電子内視鏡側分離回路から出力されたプロセッサ側基準パルスに同期した信号を形成する電子内視鏡側タイミングジェネレータ（同期信号発生回路として機能する）とを設けたことを特徴とする。

【0010】

請求項2記載の発明は、上記プロセッサ側同期信号発生器に設けられる発振器の発振周波数は、上記電子内視鏡側タイミングジェネレータに設けられる発振器の発振周波数とは異なることを特徴とする。

請求項3記載の発明は、上記プロセッサ側同期信号発生器と電子内視鏡側タイミングジェネレータには、一方に水晶発振器を他方にLCR発振器を設けたことを特徴とする。

【0011】

上記の構成によれば、電子内視鏡とプロセッサ装置が例えば1本の同軸ケーブル（又はアース線を含めて2本の電線）で接続され、この電源/信号共用線である同軸ケーブルにて、プロセッサ装置から電子内視鏡へ電源が供給されると共に、この電源/信号共用線の供給電源上（電源レベル）に波形重畳する形で電子内視鏡からプロセッサ装置へ映像信号が伝送される。

【0012】

また、この映像信号には、1フィールド内（ノンインターレース走査の場合は1フレーム内となる）の第1水平（走査）ライン信号のブランキング期間（又はオプティカルブラック期間）に、10パルス程度の電子内視鏡側クロック信号が電子内視鏡側基準パルスとして重畳され、次の第2水平（走査）ライン信号のブランキング期間に、10パルス程度のプロセッサ装置側クロック信号がプロセッサ側基準パルスとして重畳され、その後も電子内視鏡側基準パルスとプロセッサ側基準パルスが交互に繰り返し重畳される。なお、上記とは逆に、先にプロセッサ側基準パルスを重畳し、その後にスコープ側基準パルスを重畳してもよい。

【0013】

例えば、電子内視鏡が27万画素の撮像素子を搭載し、プロセッサ装置が41万画素の撮像素子の処理を基準とするように構成されている場合は、電子内視鏡が発振周波数19.0632MHzのクロック信号を用い、プロセッサ装置が発振周波数28.6363MHzのクロック信号を用いることになるので、この周波数28.6363MHzを2/3分周した19.0909MHzのパルスが上記プロセッサ側基準パルスとして重畳される。

【0014】

また上記重畳処理と同時に、プロセッサ装置では、PLL動作によって電子内視鏡側基準パルスに同期したクロック信号が形成され、電子内視鏡側でも、PLL動作によってプロセッサ側基準パルスに同期したクロック信号が形成され、この同期したクロック信号が次の基準信号として出力される。そして、この同期クロック信号に基づいて形成された各種のタイミング信号により映像信号が処理される。このようにして、1フィールド内又は1フレーム内において双方で同期させた基準パルスを交互に繰り返して送信することにより、良好に同期がとれたタイミング信号が形成されるので、映像信号のサンプリングも正確に行われる。

【0015】

更に、請求項3の構成によれば、水晶発振器に比較してQ値幅の広いLCR発振器を設けることによって、位相の大きなずれに対しても良好に追従した同期動作が行われ、電子内視鏡とプロセッサ装置とで周波数の異なる発振器を搭載する場合でも、位相差を解消した良好な同期動作が実現できるという利点がある。

【0016】

【発明の実施の形態】

図1及び図2には、実施例の電子内視鏡装置の構成が示されており、図1において、スコープ（電子内視鏡）Aは電源/信号共用線である1本の同軸ケーブル10によってプロセッサ装置Bに接続される。このスコープAの先端部に、例えば27万画素のCCD12が設けられ、図示していないが、この先端部には光源装置からライトガイドを介して照明光

10

20

30

40

50

が供給される。

【0017】

また、このスコープAには、上記CCD12を駆動するCCD駆動回路13、直流(DC)電源を入力する電源供給回路14、スイッチングレギュレータ等を有し上記電源供給回路14からの供給電源により複数の電源電圧を形成する電源形成回路15、上記同軸ケーブル10の供給電源上に重畳された制御信号等を分離する波形分離回路16、供給電源上に映像信号(インターレース走査)、制御信号を波形重畳し、かつこの映像信号の1フィールド内水平ライン信号のブランキング期間毎に後述するプロセッサ側基準パルスと交互にスコープ側基準パルスを重畳する波形重畳回路17、プロセッサ側基準パルスの位相と発振信号の位相を比較する位相比較回路18、画素単位のクロック信号(例えば周波数19.0632MHz)、水平同期(HD)信号、垂直同期(VD)信号、リセット信号等の信号を形成するタイミングジェネレータ(TG)19が設けられる。

10

【0018】

このタイミングジェネレータ19は、27万画素CCD12の駆動用周波数19.0632MHzを発振する水晶発振器19aと可変容量ダイオード19bを有し、上記スコープ側基準パルスとして上記周波数19.0632MHzのクロック信号を出力し、また上記位相比較回路18と共にPLL(Phase Locked Loop)を形成することによってプロセッサ側基準パルスに同期した信号を発生させる同期信号発生回路として機能する。更に、上記CCD12の出力信号を入力するバッファ20及びスコープAの各回路を統括制御するマイコン21等が設けられている。

20

【0019】

一方、プロセッサ装置Bには、スコープAへDC電源を供給するための電源供給回路23、供給電源上において制御信号を重畳し、かつ1フィールド内水平ライン信号のブランキング期間毎に上記スコープ側基準信号と交互となるようにプロセッサ側基準パルスの波形を重畳する波形重畳回路24、AC成分である上記映像信号やスコープ側基準パルスを分離する波形分離回路25が設けられる。また、この波形分離回路25の出力を入力するように、位相比較回路26及び同期信号発生器(SSG)27が設けられており、この位相比較回路26はスコープ側基準パルスの位相と発振信号の位相を比較し、その位相差に比例した電圧を発生させる。

【0020】

上記同期信号発生器27は、L(コイル)、C(コンデンサ)、R(抵抗)を組み合わせ構成される周知のLCR発振器27aと可変容量ダイオード27bを有し、例えば41万画素CCDの駆動用の周波数28.6363MHzを発生させると共に、このLCR発振器27aと可変容量ダイオード27bの接続点に上記位相比較回路26の出力電圧を入力し、PLLを形成することにより、上記スコープ側基準信号に同期させたクロック信号、水平同期(HD)信号、垂直同期(VD)信号等を発生させる。また、この同期信号発生器27は、分周器を備え、クロック信号及びプロセッサ側基準パルスとして、発振周波数28.6363MHzを2/3分周した19.0909MHzを形成する。

30

【0021】

更に、このプロセッサ装置Bには、各回路を統括制御するマイコン31が設けられ、また上記波形分離回路25から映像信号を入力し、相関二重サンプリングを行う相関二重サンプリング(CDS)回路32、A/D変換器33、映像信号に対しカラー映像形成のための各種処理を施すDSP(デジタルシグナルプロセッサ)回路34、D/A変換器36、アンプ37等が設けられる。

40

【0022】

図2には、スコープAの電源供給回路14、波形分離回路16及び波形重畳回路17の具体的な回路が示されており、上記電源供給回路14では、上記同軸ケーブル10に繋がる供給電源線70に直列接続され、高周波を阻止するチョークコイル L_1 と、供給電源線70に並列接続されるコンデンサ C_1 とから平滑回路を構成する。なお、この電源供給回路14として全波整流回路を用いれば、更に安定した電圧が確保される。上記波形分離回路

50

16では、供給電源線70からの入力に対し基準電位を与える基準電圧源(Ref.)16A、AC(交流)成分を抜き取るためのコンデンサ C_2 、抵抗 R_1 等が配置され、供給電源線70からAC成分、即ちプロセッサ装置Bから供給された制御信号を分離する。

【0023】

次に、上記波形重畳回路17では、供給電源線70とアースとの間に、コイル L_2 とトランジスタTrが配置され、このトランジスタTrのコレクタがコイル L_2 の一端、エミッタがアースに接続され、このトランジスタTrのベースに、重畳信号として上記バッファ20からの映像信号と上記タイミングジェネレータ19からの基準クロックパルスが与えられる。また、上述した波形重畳回路17と波形分離回路16の構成は、プロセッサ装置Bでの波形重畳回路24と波形分離回路25の構成としても同様に用いられる。

10

【0024】

実施例は以上の構成からなり、上記プロセッサ装置Bの電源を投入すると、電源供給回路23から例えば12V程度のDC電源が同軸ケーブル10を介してスコープAへ供給される。一方、上記スコープAでは、電源供給回路14にて電源供給回路23から供給されたDC電源を受けると、電源形成回路15により所定電圧の複数の電源が形成され、これが各回路へ供給される。

【0025】

そして、上記DC電源がCCD駆動回路13へ供給されると、このCCD駆動回路13によってCCD12が駆動され、被観察体が撮像される。このCCD12から出力された撮像信号(映像信号)は、バッファ20を介して波形重畳回路17へ供給され、この波形重畳回路17によって映像信号が供給電源上(70)に重畳されることになり、この映像信号は同軸ケーブル10を介してプロセッサ装置Bへ送られる。このとき、上記波形重畳回路17には、マイコン21の制御によって、タイミングジェネレータ19から周波数19.0632MHzの基準パルス(クロック信号)が10パルス程度、入力され、この基準パルスが同期用信号として上記映像信号のフィールド内の複数の水平ライン信号のブランキング期間に繰り返して重畳される。

20

【0026】

図3には、同軸ケーブル10に供給された電源上に重畳される信号が示されており、供給電源上には、水平走査期間1H, 2H, 3H...の水平ライン(走査)信号 S_{a1} , S_{a2} , S_{a3} ...からなる映像信号(四角部分は実質の映像部分)がフィールド単位(インターレース走査する場合)で重畳されるが、このフィールド内の例えば水平ライン信号 S_{a1} , S_{a3} , S_{a5} ...のブランキング期間 B_{a1} , B_{a3} , B_{a5} ...に、周波数19.0632MHzのスコープ側基準パルス S_e が10パルス程度、重畳される。

30

【0027】

一方、プロセッサ装置Bの波形分離回路25では、上記同軸ケーブル10を介して供給されるAC成分が分離され、上記映像信号とスコープ側基準パルス S_e が取り出され、この基準パルス S_e は位相比較回路26を介して同期信号発生器27へ供給される。この同期信号発生回路27では、LCR発振器27aの発振周波数28.6363MHzを2/3分周した周波数19.0909MHzのプロセッサ側基準パルス S_p が形成されており、この基準パルス S_p と上記スコープ側基準パルス S_e とが位相比較回路26で比較され、この位相比較回路26と同期信号発生器27では、PLLが機能し可変容量ダイオード27bに加えられる電圧が変化することによって基準パルス S_e (周波数19.0632MHz)に同期したクロック信号、そして水平同期信号、垂直同期信号等のタイミング信号が形成される。

40

【0028】

ここで、図3で説明した水平ライン信号 S_{a1} のブランキング期間 B_{a1} から分離した基準パルス S_e に着目すると、この基準パルス S_e に同期して形成されたクロック信号は、プロセッサ側基準パルス S_p として、図3に示されるように、映像信号の1フィールド内の例えば水平ライン信号 S_{a2} のブランキング期間 B_{a2} に10パルス程度が同期用信号として重畳される。このようにして、スコープA及びプロセッサ装置Bの双方とも、相手

50

方の基準パルスに同期させながら、その同期させたクロック信号を基準パルスとして交互に伝送することになり、この結果プロセッサ装置 B 側では、水平ライン信号 S_{a2} , S_{a4} , S_{a6} ... のブランキング期間 B_{a2} , B_{a4} , B_{a6} ... に、基準パルス S_p が重畳される。このような基準パルス S_e , S_p の双方向の送信は、スコープ A から映像信号が出力される限りにおいて継続される。

【0029】

図 4 には、上記の双方の基準パルスに基づいた全体の同期動作が示されており、まずステップ 101 にてスコープ A からスコープ側基準パルス S_e が重畳・出力されると、プロセッサ B では、ステップ 102 にて基準パルス S_e が検出されたか否かが判定され、“Y (YES)” のときはステップ 103 ~ 105 にて位相比較回路 26 による位相比較が行われる。即ち、このステップ 103 で位相が進んでいる場合はステップ 104 で比較結果である制御電圧を下げ、位相が遅れている場合はステップ 105 にて比較結果である制御電圧を上げることにより位相調整が行われ、この後ステップ 106 へ移行し、また上記ステップ 103 で位相が同一であるときにも、ステップ 106 へ移行する。このステップ 106 では、プロセッサ側基準パルスが供給電源上に重畳・出力される。なお、上記ステップ 102 にて基準パルスが検出されない “N (NO)” のときは、前回の位相比較動作の状態を継続させ、制御電圧の出力動作が行われる。

10

【0030】

一方、上記のプロセッサ側基準パルス S_p を入力したスコープ A でも、ステップ 107 にて位相比較回路 18 による位相比較が行われ、位相変動が小さいとき及び位相が同一であるときは、ステップ 108 にて PLL 動作が行われ、その後にはステップ 101 へ戻ってスコープ側基準パルス S_e の重畳・出力が行われる。また、上記ステップ 107 にて位相変動が大きいときは更に位相比較を繰り返すようになっており、この場合はプロセッサ装置 B での PLL 動作による位相調整を待つことになる。

20

【0031】

このときの状態が、図 3 の水平走査期間 9H に示されており、スコープ A の位相比較で位相変動が大きい場合は、上記ステップ 107 を繰り返すので、水平ライン信号 S_{a9} のブランキング期間 B_{a9} には基準パルス S_e が出力されない。そうすると、ステップ 102 では、“N” となり、次のプロセッサ側基準パルス S_p が水平走査期間 10H のブランキング期間 B_{a10} に出力され、この基準パルス S_p の位相との比較で変動が小さくなったときに、PLL 動作を行ってスコープ側基準パルス S_e (11H) が出力される。

30

【0032】

即ち、当該例のスコープ A では、発振器として Q 値幅の小さい水晶発振器 19a を用いる関係から、位相変動が大きい場合には PLL 動作によって同期をとることが困難となるので、この PLL 動作を実行せず、この大きい位相ずれはプロセッサ装置 B の LCR 発振器 27a で調整するように構成している。この LCR 発振器 27a は、一般に Q 値幅が大きく、位相変動が大きい場合でも良好に追従することが可能となる。

【0033】

このようにして、当該実施例では、スコープ A とプロセッサ装置 B が異なる周波数の発振器 19a, 27a を持ち、クロック信号の周波数が異なる場合でも、双方間で良好に同期したクロック信号、その他のタイミング信号が形成される。また、温度変化や電子内視鏡の長さ等によって生じる同期クロック信号の位相ずれも解消され、これによってサンプリングのためのタイミング信号が良好に形成できることになる。

40

【0034】

そうして、図 1 のプロセッサ装置 B の波形分離回路 25 で分離された上記映像信号は CD S 回路 32 へ供給されており、ここで上記タイミング信号による相関二重サンプリング処理が施される。即ち、図 5 の場合と同様に、CCD 12 の出力信号は、スコープ側基準パルス S_e に良好に同期したタイミング信号によって相関二重サンプリングされ、かつホールドされることにより、画素信号振幅の包絡線を正確に捉えた映像信号が形成される。

【0035】

50

上記のCDS回路32の出力は、デジタル信号に変換され、かつDSP34によって各種のカラー映像処理が施され、このようにして形成された映像信号は、アナログ信号に変換された後にアンプ37を介してモニタへ供給され、このモニタに被観察体のカラー画像が表示される。

【0036】

上記実施例では、1フィールドの中において最初にスコープ側基準パルス S_e を重畳し、次にプロセッサ側基準パルス S_p を重畳したが、最初にプロセッサ側基準パルス S_p を重畳し、次にスコープ側基準パルス S_e を重畳してもよい。また、ノンインターレース走査の場合は、1フレーム中においてスコープ側基準パルス S_e とプロセッサ側基準パルス S_p を交互に重畳することになる。また、上記実施例とは逆に、スコープAにLCR発振器を配置し、プロセッサ装置Bに水晶発振器を設けるようにしてもよい。

10

【0037】

更に、当該例では、画素数の異なるCCD(27万画素)を搭載したスコープAをプロセッサ装置Bに接続する場合を説明したが、プロセッサ装置Bで標準となる画素数、例えば41万画素のCCDを搭載したスコープを接続する場合でも、同様の同期動作を行うことにより温度条件、電子内視鏡の長さ(伝送路長)等によって生じる基準パルスの位相ずれをなくし、正確な同期信号を得ることが可能となる。なお、上記電源/信号共用線10は、照明光を供給するための光源装置に接続し、この光源装置から電源をスコープAへ供給するとともに、信号伝送はプロセッサ装置Bとの間で行うように構成することもできる。

【0038】

20

【発明の効果】

以上説明したように、本発明によれば、電子内視鏡とプロセッサ装置との間に配設した電源/信号共用線によって電源を供給すると共に、この供給電源上に映像信号を重畳し、またこの映像信号のフィールド又はフレーム内の複数の水平走査ブランキング期間に、電子内視鏡側基準パルスとプロセッサ側基準パルスを交互に重畳し、電子内視鏡とプロセッサ装置では入力した相手方の基準パルスに同期したタイミング信号によって信号処理を行うようにしたので、電源線と信号線を共用化し、例えば同軸ケーブル1本にてスコープとプロセッサ装置を接続することができ、この結果、接続ピンの接触不良等もなくなり、製作コストも削減される。また、フィールド又はフレーム内で緻密な同期動作をしたタイミング信号を得ることができ、画素数の異なるCCDが搭載された各種スコープをプロセッサ装置に接続する場合でも、サンプルホールドを正確に行い、良好な被観察体の映像を形成・表示することが可能となる。

30

【0039】

また、請求項3の発明によれば、LCR発振器が広いQ値幅を持ち、位相の大きなずれに対しても良好に追従して同期動作が行われるので、電子内視鏡とプロセッサ装置とで発振周波数の異なる発振器を搭載する場合でも、同期信号の位相差を良好に解消することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る電子内視鏡装置の構成を示すブロック図である。

【図2】実施例の電源供給回路、波形分離回路及び波形重畳回路の具体的な構成を示す図である。

40

【図3】実施例において供給電源上に重畳される信号を示す図である。

【図4】実施例の電子内視鏡装置全体での基準パルスによる同期動作を示すフローチャートである。

【図5】CCDの撮像信号のサンプリングに関する構成を示す図である。

【図6】CCDの撮像信号のサンプリング処理を示す波形図である。

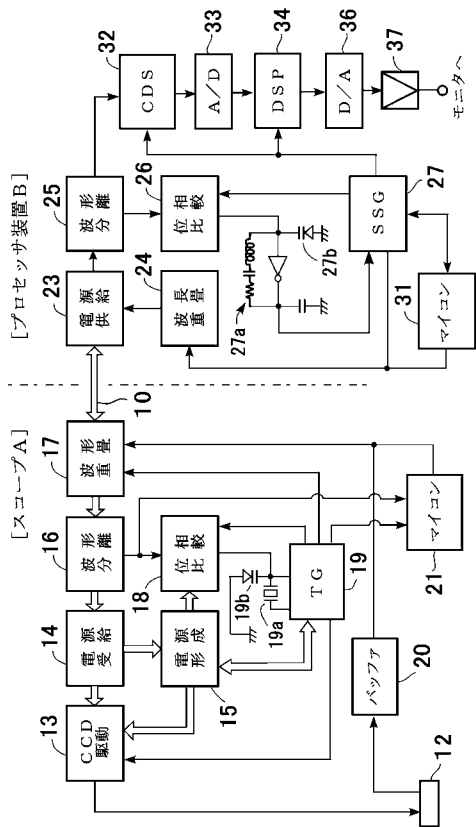
【符号の説明】

A ... スコープ(電子内視鏡)、B ... プロセッサ装置、
1, 12 ... CCD、14 ... 電源供給回路、
16, 25 ... 波形分離回路、

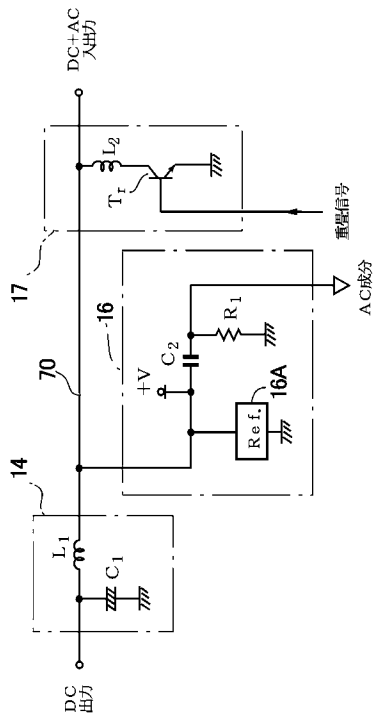
50

- 17, 24 ... 波形重畳回路、
- 19 ... タイミングジェネレータ (TG)、
- 21, 31 ... マイコン、 23 ... 電源供給回路、
- 18, 26 ... 位相比較回路、
- 5, 27 ... 同期信号発生器 (SSG)、
- 19a ... 水晶発振器、 27a ... LCR発振器、
- 32 ... CDS回路、 34 ... DSP回路。

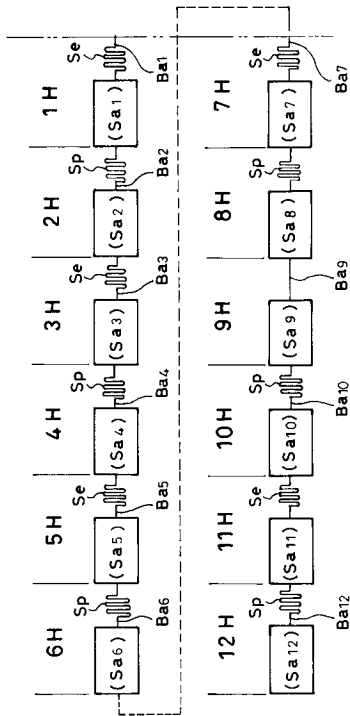
【図1】



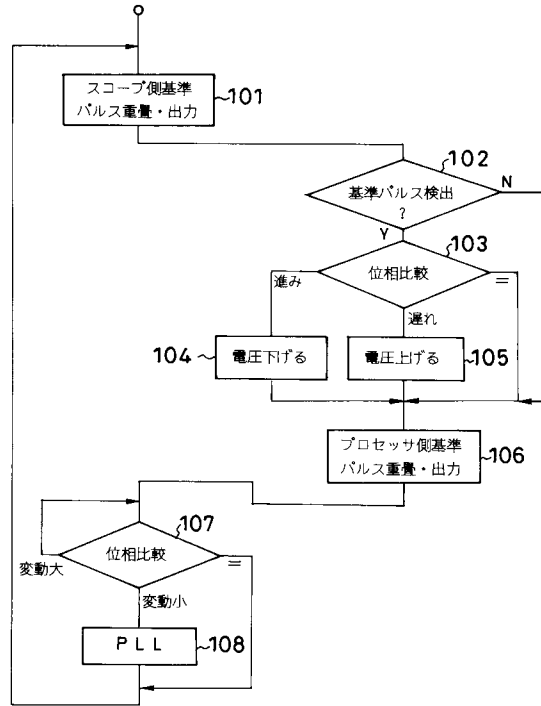
【図2】



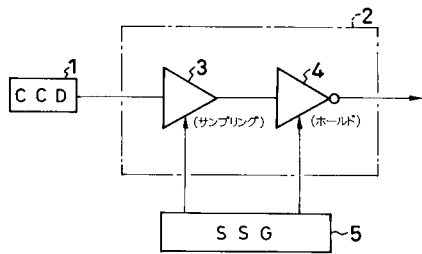
【図3】



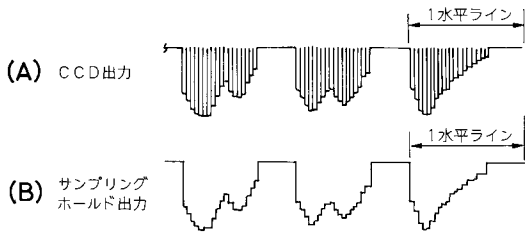
【図4】



【図5】



【図6】



专利名称(译)	电子内视镜装置		
公开(公告)号	JP2004049770A	公开(公告)日	2004-02-19
申请号	JP2002214702	申请日	2002-07-24
[标]申请(专利权)人(译)	富士写真光机株式会社		
申请(专利权)人(译)	富士摄影光学有限公司		
[标]发明人	阿部一則		
发明人	阿部 一則		
IPC分类号	G02B23/24 A61B1/04 H04N7/18		
FI分类号	A61B1/04.370 G02B23/24.B H04N7/18.M A61B1/00.680 A61B1/04 A61B1/045.610		
F-TERM分类号	2H040/GA03 2H040/GA11 4C061/CC06 4C061/LL02 4C061/NN01 4C061/SS03 5C054/AA01 5C054/BA02 5C054/CC07 5C054/FE12 5C054/HA12 4C161/CC06 4C161/LL02 4C161/NN01 4C161/SS03		
其他公开文献	JP4141757B2		
外部链接	Espacenet		

摘要(译)

解决的问题：即使在电源线和信号线共享且使用具有不同像素数的示波器的情况下，也可以通过精确采样来形成良好的图像。 解决方案：一根同轴电缆10布置在示波器A和处理器设备B之间，并且在示波器A中，波形叠加电路17将视频信号叠加在同轴电缆10的电源上，另外，在视频信号的一场中，在水平扫描消隐期间中，将示波器侧的参考脉冲和处理器侧的参考脉冲交替地重叠。同时，示波器A和处理器设备B形成与另一方的参考脉冲同步的参考信号和各种定时信号，从而执行图像处理。 [选型图]图1

